

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-234390

(43) 公開日 平成7年(1995)9月5日

(51) Int. Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/015	5 0 5			
H 0 1 L 21/52	C			

審査請求 未請求 請求項の数 5 O L (全 5 頁)

(21) 出願番号 特願平6-27827

(22) 出願日 平成6年(1994)2月25日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 佐野 博久

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 井戸 立身

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 弁理士 中村 純之助

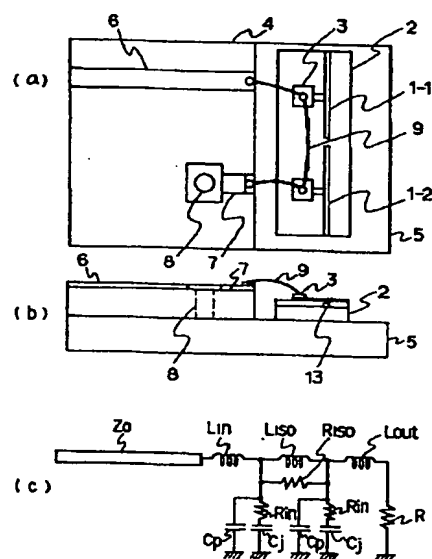
(54) 【発明の名称】 高速光素子の実装法

(57) 【要約】

【目的】 素子の容量に影響されない高速応答が可能な、高速光素子の実装法を得る。

【構成】 光素子2における光導波路上の電極パタンを2以上に分割し、分割した各電極1-1、1-2を所定インダクタンスを有する線路9で、電氣的に直列接続する。

図1



1-1, 1-2: 分割電極 2: 光変調器 5: ティアパッド  
6: ストリップ線路 9: ボンディングワイヤ

BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項 1】光導波路上に電極ボタンを有する高速光素子の実装法において、上記電極ボタンを少なくとも 2 以上に分割し、分割した各電極を電氣的に直列接続したことを特徴とする高速光素子の実装法。

【請求項 2】上記分割した各電極の電氣的な直列接続は、ボンディングワイヤで行うことを特徴とする請求項 1 記載の高速光素子の実装法。

【請求項 3】上記分割した各電極の電氣的な直列接続は、実装基板上に作製した線路で行うことを特徴とする請求項 1 記載の高速光素子の実装法。

【請求項 4】上記請求項 1 から請求項 3 のいずれかに記載の高速光素子の実装法を用いて実装した光素子を、内部に少なくとも 1 個有する光モジュール。

【請求項 5】上記請求項 4 に記載の光モジュールを用いた光伝送装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、光素子の電極構成を改善して高速化を行った高速光素子の実装法に関するものである。

【0002】

【従来の技術】近年の光伝送の高速化に伴い、使用される光素子にも高速な動作が要求されるようになっていく。したがって、本発明は光素子の高周波特性を改善して、光伝送の高速化をはかろうとするものである。光素子の高速応答を達成する要因としては、光素子の動作速度と負荷抵抗の積である CR 時定数がある。従来の光素子では上記 CR 時定数を低減して高速動作を得るために、光素子容量の低減がはかられてきた。その代表的な例としては、1989 年度秋期応用物理学全国大会、27p-ZH-9 における小高、脇田、三富、川村、浅井らの「PN 接合分離型 InGaAs/InAlAs MQW 高速光変調器」があげられる。上記代表例はアンドープ層の光吸収層を厚くして素子容量を 0.3 pF 以下にまで低減し、素子動作速度の向上をはかった例であり、その結果として 40 GHz におよぶ周波数応答を実現している。

【0003】

【発明が解決しようとする課題】上記従来技術は、光素子の動作速度を向上させるために、素子容量を低減させる目的でアンドープ層である光吸収層を厚膜化しており、このために、電界印加効果の低下による駆動電圧の増加が避けられない。上記のように光素子の容量は、一般にその他の光素子特性と代替交換される関係にあり、ある特性の向上をはかれば他の特性の低下を招き、単純な素子容量の低減だけでは、性能の本質的な向上を達成することが難しい。

【0004】本発明の目的は、CR 時定数による速度限界を回避することにより、光素子の他の性能を劣化させ

ることなく、光素子の動作速度を大幅に向上する高速光素子の実装法を得ることである。

【0005】

【課題を解決するための手段】上記目的は、光導波路上に電極ボタンを有する高速光素子の実装法において、上記電極ボタンを少なくとも 2 以上に分割し、分割した各電極を電氣的に直列接続することによって達成される。

【0006】また、上記分割した各電極の電氣的直列接続は、ボンディングワイヤまたは実装基板上に作製した線路であることによって達成される。

【0007】

【作用】よく知られているように、並列接続された容量 C と直列接続されたインピーダンス L との共振接続回路は、LC 共振周波数以下の領域において、 $Z = \sqrt{L/C}$  というインピーダンスを有する線路で近似される。上記インピーダンス Z を駆動線路のインピーダンスに等しく設定することによって、光素子に入力された電気信号は歪むことなく光素子各部の電極に印加される。また、この場合は容量性素子の駆動時に問題になる電気信号の反射も生じない。したがって、CR 時定数によらない素子動作が可能になる。上記素子動作が可能になるのは LC 共振周波数以下の領域においてだけであるが、上記共振周波数は電極分割により個々の容量 C を小さく抑えることによって、所望周波数以上に高めることが可能であり、全素子容量とは無関係に設定することができ、すなわち、光素子の電極を 2 個以上に分割し、個々の電極部の容量を所定設計値以下に低減する。この場合、各電極間の絶縁抵抗は 1 kΩ 以上あれば十分であるから、各電極間には特別な分離構造を必要としない。このとき、各電極を直列接続するための線路は、光素子上に設けたものであっても光素子の外部に設けたものであっても、いずれに配置されたものでもよい。上記インダクタンス性の線路が素子容量の作用を補償することにより、CR 時定数に依存しない素子動作が可能になる。

【0008】上記のように、電極分割とその分割容量に整合したインダクタンスを有する線路との接続によって、素子容量には依存しない周波数特性を実現することができる。

【0009】さらに、上記のような本発明の高速光素子実装法により実装した光素子を有する光モジュールを用いると、伝送速度を向上させることにより従来に比して多重化度を増した、高性能で伝送コストが低い光伝送装置を得ることが可能である。

【0010】

【実施例】つぎに本発明の実施例を図面とともに説明する。

【0011】図 1 は本発明による高速光素子実装法の一実施例を示す図、図 2 は上記実施例の等価回路によって計算した光素子の特性を示す図、図 3 は本発明の他の実施例を示す図、図 4 は本発明のさらに他の実施例とし

て、上記高速光素子実装法により実装した高速光素子を用いた超高速光伝送装置の構成を示す図である。

【0012】本発明の一実施例を示す図1は、高速光素子の実装法における基本的な素子構造およびその実装状態を示す図で、(a)はチップキャリアベース5上に形成した高周波基板4に対し、光素子としての光変調器2を配置してボンディングワイヤ9により接続し実装した状態の平面図を示し、(b)は上記実装状態における側面図を示し、(c)は上記実装状態における等価回路を示す図である。本実施例で用いた光素子は、多重量子井戸(MQW)13を吸収層とした電界吸収型の光変調器2であり、素子容量がpin接合部の接合容量と分割電極を接続するボンディングパッド部3の浮遊容量との和によって表わされるが、本実施例では上記ボンディングパッド部3の下部を、低誘電率材料であるポリイミド厚膜で埋め込んでいるため、上記浮遊容量は50 $\mu$ mのパッド径においても50fFであった。上記浮遊容量は約0.5pFの接合容量に比べて十分に小さいため、電極を分割することによってボンディングパッド部の数が増加しても、全素子容量にはほとんど変化がない。上記光変調器2は光導波路上の電極パターンを図1(a)に示すように2分割して電極1-1および電極1-2としたが、上記各電極1-1および1-2における容量は、分割することによって単調に減少する。

【0013】また、電極1-1および電極1-2の間を電氣的に分離するために、上記両電極間の間隔を10 $\mu$ mとし、上記分離した電極間における高ドープキャップ層はエッチングにより取り除いた。このようにすることにより、約1k $\Omega$ の電極間分離抵抗が得られた。上記電極1-1と電極1-2とのそれぞれの電極に設けたボンディングパッド部3の間隔は0.5mmであり、この間をボンディングワイヤ9により接続して、一端はチップキャリアベース5に接続されたスルーホール8に終端抵抗7を介して接続されるとともに、他端は高周波基板4上に形成されたストリップ線路6に接続されている。上記ボンディングワイヤ9は約1nH/mmのインダクタンスを有しているため、上記両電極間を接続するボンディングワイヤは約0.5nHのインダクタンスをもつことになる。

【0014】図1(c)は上記実装状態の実施例の等価回路を示す。図において、 $C_0$ はボンディングパッド部3の容量、 $C_1$ は光変調器2との接合容量で、 $R_{1,1}$ は光変調器2の直列抵抗、 $R_{1,2}$ は上記電極1-1および電極1-2間の抵抗、 $R$ は終端抵抗7を示している。また、 $L_{1,1}$ は上記分割電極1-1とストリップ線路6との間を、 $L_{1,2}$ は上記分割電極1-2と終端抵抗7の間を、それぞれ接続するワイヤのインピーダンスを示し、 $L_{2,1}$ は上記ワイヤが接続されるそれぞれのボンディングパッド3間のインダクタンスを示している。なお、 $Z_0$ はストリップ線路6の特性インピーダンスを示すもの

である。

【0015】図2は上記等価回路を使用して計算した光素子の特性を示す図で、(a)は周波数の変化に対する小信号応答係数の変化を示し、(b)は周波数の変化に対する電気反射係数の変化を示している。インダクタンス成分を所定の値に設定することにより、(a)に示す小信号応答係数の変化では、上記小信号応答係数における3dB帯域が、電極を分割しない場合の12GHzから約2倍の23GHzに至るまで増加することを示し、また、(b)に示すように本発明の方法によって電極を分割することにより、電気反射係数は大幅に改善され、例えば10GHzでは、電極を分割しない場合の-6dBから-21dBにまで低減されている。実際に光変調器を作製して変調帯域を測定したところ、20GHzの変調帯域を得ることができ、本発明にもつづく光素子の構成およびその実装法の有効性を確認することができた。

【0016】なお、上記実施例では電極の分割数を2とした場合について例示したが、本発明にもつづく3以上の電極分割数の場合においても、上記実施例と同様に有効であり、変調帯域は分割数に応じて増加する。

【0017】つぎに、本発明の高速光素子実装法における他の実施例を図3に示す。図3において、(a)は高周波基板を示す平面図、(b)は上記高周波基板の側面図、(c)は光変調器の背面図、(d)は上記光変調器の側面図、(e)は上記高周波基板上に上記光変調器を実装した状態を示す図である。本実施例は、光素子である光変調器2を実装基板である高周波基板4の表面上に実装した場合の例を示すもので、前記実施例において分割したそれぞれの電極を直列接続したワイヤボンディングの代りに、上記高周波基板4上に、所定のインダクタンスを有するように形成したストリップ線路6を使用して分割電極1-1および分割電極1-2の間の接続を行っている。上記高周波基板4上の各素子パターンと上記光変調器2との間に浮遊容量が発生するのを防ぐために、上記高周波基板4の上面または上記光変調器2の下面、あるいはこれら両者の対向する接続面のそれぞれに、鍍金等の方法によって金属の厚膜を設けるが、上記金属厚膜の厚さは、上記光変調器2を上記高周波基板4の定位値に配置した際に、両者間の間隔が約10 $\mu$ m隔てられるように形成する。このようにすることによって、上記高周波基板4と光変調器2との間の浮遊容量は数十fF以下となるので、素子特性に与える影響を十分に小さくすることができる。本実施例の特徴は、高周波基板4上に形成した上記ストリップ線路6のパターンにおけるインダクタンス成分を再現性よく設定できる点にある。また、前記実施例のボンディングパッドに相当する部分の面積を小さくすることができるため、電極の分割数を増した場合でも浮遊容量が増大はしない。したがって、電極を分割することによって、より一層大きな効果を得る

ことができる。

【0018】図4に本発明のさらに他の実施例として、上記各実施例に示した高速光素子の実装法により実装した光変調器モジュールを用いた超高速光伝送装置の構成を示す。上記光伝送装置の送信器は図4に示すとおり、入力電気信号を多重化して超高速電気信号を形成する多重化器と、上記超高速電気信号から光変調器駆動信号を形成する駆動回路と、光変調器モジュールおよび光源であるレーザとにより構成されている。また、上記送信器より発信された光信号は光ファイバを経て受信器に伝送されるが、上記受信器は、上記光信号を電気信号に変換する受光素子と、上記電気信号を所定レベルまで増幅する増幅器と、増幅された電気信号を0または1のデジタル信号に変換する識別器と、該識別器へのタイミング信号を供給するクロック抽出回路および超高速信号を所定速度の複数の電気信号に分離する分離器とから構成されている。ここで本発明による光変調器の実装法を上記光伝送装置に適用することによって、従来、問題になっていた光変調器部の動作速度の限界が解決されるため、光伝送装置における伝送速度を大幅に向上させることが可能になる。すなわち、従来に比べて多重化度を大幅に向上させることができる。またこのことは、単に光伝送装置が高性能化するだけでなく、1ビットあたりの伝送コストの低減にも有効に働く。したがって、本発明による高速光素子の実装法は、光素子の性能を向上させるだけでなく、光伝送装置全体の高性能化をはかり、かつ、伝送コストの低減にも有効に作用する。

【0019】上記説明においては、光素子として光変調器を用いて説明を行ったが、本発明は上記光変調器に限らず、半導体レーザで代表されるような導波路型デバイスに対して広く適用することができる。

【0020】

【発明の効果】上記のように本発明による高速光素子の実装法は、光導波路上に電極ボタンを有する高速光素子の実装法において、上記電極ボタンを少なくとも2以上に分割し、分割した各電極を電氣的に直列接続することにより、上記光素子の素子容量にもとづく制限を受けることなく、高速な周波数特性を実現することができる。また、上記実装法によって実装した光変調器を使用することによって、伝送速度を向上し、伝送コストを低減した高性能な光伝送装置を得ることができる。

10 【図面の簡単な説明】

【図1】本発明による高速光素子実装法の一実施例を示す図で、(a)は光変調器の実装状態を示す平面図、(b)は上記実装状態における側面図、(c)は上記実装状態における等価回路を示す図である。

【図2】上記実施例の等価回路により計算した光素子の特性を示す図で、(a)は周波数に対する小信号応答係数の変化を示す図、(b)は周波数に対する電気反射係数の変化を示す図である。

20 【図3】本発明による高速光素子実装法の他の実施例を示す図で、(a)は高周波基板を示す平面図、(b)は上記高周波基板の側面図、(c)は光変調器の背面図、(d)は上記光変調器の側面図、(e)は上記高周波基板上に上記光変調器を実装した状態を示す図である。

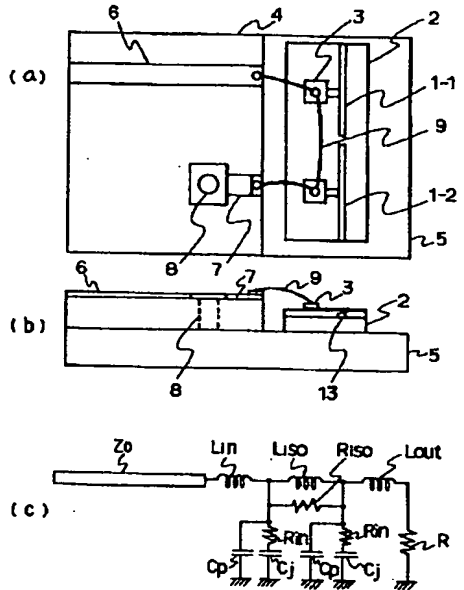
【図4】本発明の高速光素子実装法により実装した光変調器モジュールを用いた超高速光伝送装置の構成を示す図である。

【符号の説明】

- 1-1、1-2 分割電極
- 2 光変調器
- 5 チップキャリアベース
- 6 ストリップ線路
- 9 ボンディングワイヤ

【図1】

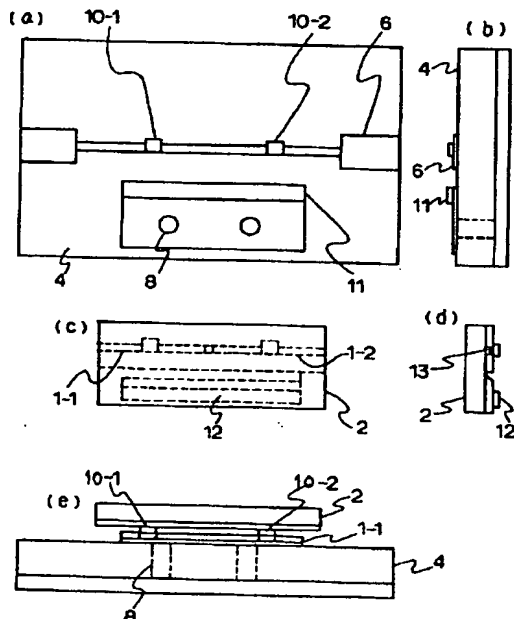
図1



1-1, 1-2: 分割電極 2: 光変調器 5: テフタリフベース  
6: ストリーア線路 9: ポンプインワイヤ

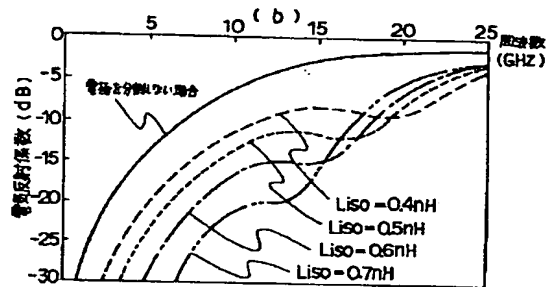
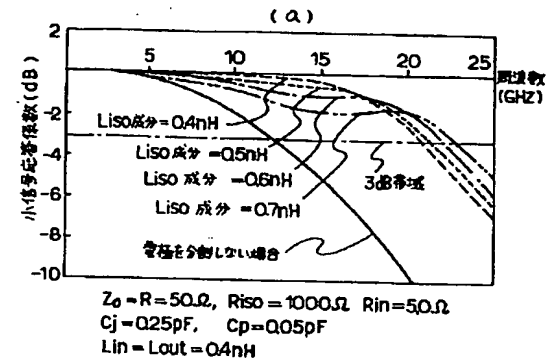
【図3】

図3



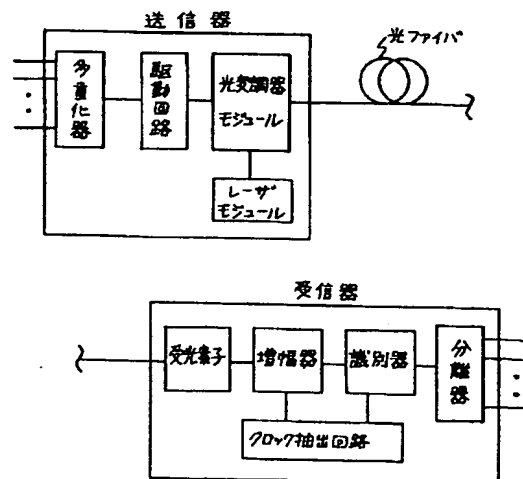
【図2】

図2



【図4】

図4



BEST AVAILABLE COPY